

DIALOG(R)File 352:Derwent WPI
(c) 2001 Derwent Info Ltd. All rts. reserv.

012414828 **Image available**

WPI Acc No: 1999-220936/199919

XRAM Acc No: C99-064823

XRPX Acc No: N99-163773

TFT manufacturing method - collects catalyst in partial getting area
where phosphorous and boron impurities are not introduced

Patent Assignee: SEMICONDUCTOR ENERGY LAB (SEME)

Number of Countries: 002 Number of Patents: 002

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11054760	A	19990226	JP 97219955	A	19970730	199919 B
KR 99014341	A	19990225	KR 9831637	A	19980730	200018

Priority Applications (No Type Date): JP 97219955 A 19970730

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11054760	A	22	H01L-029/786	
KR 99014341	A		H01L-021/20	

Abstract (Basic): JP 11054760 A

NOVELTY - A catalytic which supports crystallization is introduced in a non-crystalline silicon film (103) on a Si substrate (101) and crystallization is carried out. Phosphorous or boron impurity is introduced selectively to the crystallized film and a gettering area (108) is formed. The catalyst are collected in the area where impurity is not introduced, by heat processing.

USE - For TFT used in active matrix LCD device.

ADVANTAGE - Sudden gain and OFF current of TFT is eliminated and TFT and superior electrical property and high reliability is obtained. Gettering process is carried out at temperature lower than heat resistant temperature of glass substrate. DESCRIPTION OF DRAWING(S) - The figure shows process diagram involved in TFT manufacture. (101) Si substrate; (103) Non crystalline Si film; (108) Gettering area.

Dwg. 1/16

Title Terms: TFT; MANUFACTURE; METHOD; COLLECT; CATALYST; AREA; PHOSPHOROUS
; BORON; IMPURE; INTRODUCING

Derwent Class: L03; U11; U12; U14

International Patent Class (Main): H01L-021/20; H01L-029/786

International Patent Class (Additional): H01L-021/322; H01L-021/336

File Segment: CPI; EPI

DIALOG(R)File 347:JAPIO

(c) 2001 JPO & JAPIO. All rts. reserv.

06113227 **Image available**

MANUFACTURE OF SEMICONDUCTOR DEVICE

PUB. NO.: 11-054760 [JP 11054760 A]

PUBLISHED: February 26, 1999 (19990226)

INVENTOR(s): ONUMA HIDETO

APPLICANT(s): SEMICONDUCTOR ENERGY LAB CO LTD

APPL. NO.: 09-219955 [JP 97219955]

FILED: July 30, 1997 (19970730)

INTL CLASS: H01L-029/786; H01L-021/336; H01L-021/20; H01L-021/322

ABSTRACT

PROBLEM TO BE SOLVED: To remove or decrease catalyst elements from the inside of a crystalline semiconductor film containing silicon, by forming a gettering region by doping group-13 and group-15 elements selectively, and moving catalyst elements in a region to be gettered to the gettering region by heat treatment.

SOLUTION: First of all, a noncrystalline silicon film 103 containing silicon is formed on a substrate 101, a layer 104 containing Ni is formed on the surface, and Ni is led into the noncrystalline semiconductor film 103. Next, the noncrystalline semiconductor film 103 is crystallized by heat treatment, and a crystalline silicon film 105 is formed. After that, a laser beam is emitted to obtain a crystalline silicon film 106. Next, B and P electrodes are led into the crystallized film 106 selectively, and a gettering region 108 is formed. Next, Ni in a region 109 into which impurity elements are not led is gettered into the gettering region 108, and a crystalline semiconductor film 110 of a reduced Ni concentration is formed and patterning is preformed.

COPYRIGHT: (C) 1999, JPO

?

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-54760

(43) 公開日 平成11年(1999) 2月26日

(51) Int.Cl.⁸

識別記号

F I

H 0 1 L 29/786
21/336
21/20
21/322

H 0 1 L 29/78 6 2 7 G
21/20
21/322 S
29/78 6 1 8 G

審査請求 未請求 請求項の数12 F D (全 22 頁)

(21) 出願番号 特願平9-219955

(22) 出願日 平成9年(1997) 7月30日

(71) 出願人 000153878

株式会社半導体エネルギー研究所
神奈川県厚木市長谷398番地

(72) 発明者 大沼 英人

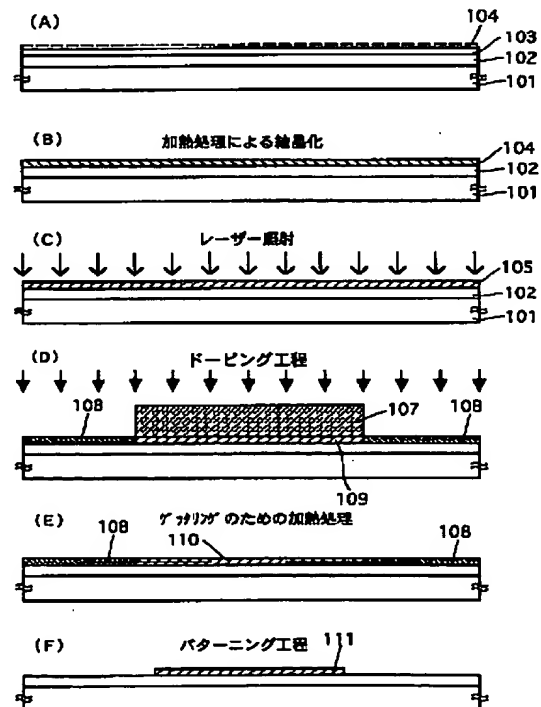
神奈川県厚木市長谷398番地 株式会社半
導体エネルギー研究所内

(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

【課題】 低温プロセスによって、珪素を含む結晶性半導体膜中から触媒元素を除去または低減するための技術を提供する。

【解決手段】 非晶質半導体膜103内に当該触媒元素を導入し、加熱処理、レーザ照射により結晶化し、結晶性半導体膜106を得る。レジストマスク107を形成し、ボロンおよびリンを選択的に導入してゲッタリング領域108を形成する。次に、500～650程度の加熱処理によって、被ゲッタリング領域110中の触媒元素をゲッタリング領域108にゲッタリングさせて、触媒元素の濃度が低減された結晶性半導体膜110を得る。この膜110をパターニングして、半導体装置の半導体層111を得る。



【特許請求の範囲】

【請求項 1】 基板上に珪素を含む非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜に該非晶質半導体膜の結晶化を助長する触媒元素を導入する第 2 の工程と、

前記非晶質半導体膜を結晶化させる第 3 の工程と、

13 族に属する不純物元素および 15 族に属する不純物元素を前記結晶化された半導体膜に選択的に導入して、ゲッタリング領域を形成する第 4 の工程と、

前記結晶化された半導体膜において、前記第 4 の工程によって不純物元素が導入されなかった領域中の前記触媒元素を前記ゲッタリング領域にゲッタリングさせる第 5 の工程とを有することを特徴とする半導体装置の作製方法。

【請求項 2】 基板上に珪素を含む非晶質半導体膜を形成する第 1 の工程と、

前記非晶質半導体膜に該非晶質半導体膜の結晶化を助長する触媒元素を選択的に導入する第 2 の工程と、

前記非晶質半導体膜を結晶化させる第 3 の工程と、

13 族に属する不純物元素および 15 族に属する不純物元素を前記結晶化された半導体膜に選択的に導入して、ゲッタリング領域を形成する第 4 の工程と、

前記結晶化された半導体膜において、前記第 4 の工程によって不純物元素が導入されなかった領域中の前記触媒元素を前記ゲッタリング領域にゲッタリングさせる第 5 の工程とを有することを特徴とする半導体装置の作製方法。

【請求項 3】 請求項 1 または 2 において、前記触媒元素として、Ni、Co、Fe、Pd、Pt、Cu、Au から選ばれた少なくとも一つの元素が用いられることを特徴とする半導体装置の作製方法。

【請求項 4】 請求項 1 または 2 において、前記 13 族に属する不純物元素として、B、Al、Ga、In、Tl から選ばれた少なくとも一つの元素が用いられることを特徴とする半導体装置の作製方法。

【請求項 5】 請求項 1 または 2 において、前記 15 族に属する不純物元素として、N、P、As、Sb、Bi から選ばれた少なくとも一つの元素が用いられることを特徴とする半導体装置の作製方法。

【請求項 6】 請求項 1 または 2 において、前記ゲッタリング領域において、前記 13 族に属する不純物元素の濃度は、前記 15 族に属する不純物元素の濃度の 1～3 倍とすることを特徴とする半導体装置の作製方法。

【請求項 7】 請求項 1 または 2 において、前記第 3 の工程によって結晶化された半導体膜は、結晶粒界を有する多結晶半導体膜であることを特徴とする半導体装置の作製方法。

【請求項 8】 請求項 1 または 2 において、前記第 3 の工程において、前記加熱処理によって前記非晶質半導体膜を結晶化した後、前記結晶化された半導体膜にレーザ

光を照射することを特徴とする半導体装置の作製方法。

【請求項 9】 請求項 1 または 2 において、前記第 5 の工程の加熱処理の温度は 400～1050℃であることを特徴とする半導体装置の作製方法。

【請求項 10】 請求項 1 または 2 において、前記第 5 の工程において、加熱処理を施す前に、少なくとも前記ゲッタリング領域にレーザ光を照射することを特徴とする半導体装置の作製方法。

10 【請求項 11】 基板上に、チャネル形成領域と、P 型の導電性を有するソース領域、ドレイン領域とを有する半導体層と、ゲイト電極、ゲイト絶縁膜を有する半導体装置を作製する方法であって、

珪素を含む非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する触媒元素を導入し、前記非晶質半導体膜を結晶化させる第 1 の工程と、

前記結晶化された非晶質半導体をパターニングし前記半導体層を形成する第 2 の工程と、

20 前記第 1 の半導体層に 13 族に属する不純物元素および 15 族に属する不純物元素を選択的に導入して、P 型の導電性を有するソース領域およびドレイン領域を形成する第 3 の工程と、

加熱処理によって、前記半導体層中の前記触媒元素を前記ソース領域、ドレイン領域にゲッタリングさせる第 4 の工程とを少なくとも含むことを特徴とする半導体装置の作製方法。

30 【請求項 12】 同一基板上に、チャネル形成領域と、N 型の導電性を有するソース領域およびドレイン領域とを有する第 1 の半導体層と、ゲイト電極、ゲイト絶縁膜を有する第 1 の半導体装置と、

チャネル形成領域と、P 型の導電性を有するソース領域およびドレイン領域とを有する第 2 の半導体層と、ゲイト電極、ゲイト絶縁膜を有する第 2 の半導体装置とを作製する方法であって、

珪素を含む非晶質半導体膜に前記非晶質半導体膜の結晶化を助長する触媒元素を導入し、前記非晶質半導体膜を結晶化させる第 1 の工程と、

40 前記結晶化された非晶質半導体をパターニングし前記第 1 の半導体層と、前記第 2 の半導体層とを形成する第 2 の工程と、

前記第 1 の半導体層に 15 族に属する不純物元素を選択的に導入して、N 型のソース領域、ドレイン領域を形成し、第 2 の半導体層に 13 族に属する不純物元素および 15 族に属する不純物元素を導入して、P 型のソース領域、ドレイン領域を形成する第 3 の工程と、

加熱処理によって、前記第 1、第 2 の半導体層中の前記触媒元素を対応する前記ソース領域、ドレイン領域領域にゲッタリングさせる第 4 の工程とを少なくとも含むことを特徴とする半導体装置の作製方法。

50 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、非晶質半導体薄膜を結晶化して形成された結晶性半導体膜を利用した半導体装置の作製方法に関するものであり、特に薄膜トランジスタ（Thin Film Transistor：TFT）等の半導体装置の作製方法に関する。

【0002】

【従来の技術】近年、ガラス基板等の上にTFTを形成して半導体回路を構成する技術が急速に進んでいる。そのような半導体回路としてはアクティブマトリクス型液晶表示装置のような電気光学装置が代表的である。

【0003】アクティブマトリクス型液晶表示装置とは、同一基板上に画素マトリクス回路とドライバー回路とを設けたモノシリック型表示装置である。さらにメモリ回路やクロック発生回路等のロジック回路を内蔵したシステムオンパネルの開発も進められている。

【0004】このようなドライバー回路やロジック回路は高速動作を行う必要があるため、活性層として非晶質珪素膜（アモルファスシリコン膜）を用いることは不適当である。そのため、現状では結晶性珪素膜（ポリシリコン膜）を活性層としたTFTが主流になりつつある。

【0005】そして、ガラス基板のように石英基板に比較し耐熱性の低い基板上に、大面積に結晶性珪素膜を形成するためのプロセス、いわゆる低温プロセスに関して、研究・開発が盛んに行われている。

【0006】本発明者らは、特開平7-130652号公報において、ガラス基板上に結晶性珪素膜を得るため技術を開示している。同公報記載の技術は、非晶質珪素膜に対して結晶化を助長する触媒元素を添加し、加熱処理を行い、非晶質珪素膜を結晶化するというものである。

【0007】この結晶化技術によって、非晶質珪素膜の結晶化温度を50～100℃も引き下げることが可能になり、また結晶化に要する時間も1/5～1/10にまで短縮することが可能になった。その結果、耐熱性の低いガラス基板上にも、結晶化珪素膜を大面積に形成することが可能になった。このような、低温プロセスによって得られた結晶性珪素膜は、優れた結晶性を有することが実験的に確かめられている。

【0008】

【発明が解決しようとする課題】上述した結晶化技術において、触媒元素にはニッケル、コバルト等の金属元素が用いられる。このような金属元素は珪素膜中に深い準位を形成してキャリアを捕獲してしまうため、得られた結晶性珪素膜を用いてTFTを製造した場合、TFTの電気特性や信頼性に悪影響を及ぼすことが懸念される。

【0009】また、結晶性半導体薄膜中に残存した触媒元素は不規則に偏析することが確認されており、特に結晶粒界に偏析していた。本発明者らは偏析した領域が微弱な電流の逃げ道（リークパス）になると考え、オフ電

流（TFTがオフ状態にある時の電流）の突発的な増加を招く原因になっていると考えた。

【0010】従って、結晶化後は触媒元素を速やかに除去するか、または電気特性に影響しない程度にまで低減することが望ましい。ハロゲン元素によるゲッターリング効果を利用して、結晶性珪素膜中の触媒元素をゲッターリングする方法に関する出願を本発明者らは既に済ませている。

【0011】しかしながら、上記手段を用いる場合には800℃以上の高温の加熱処理が必要となるため、耐熱性の低いガラス基板を用いることができない。即ち、触媒元素を用いた低温プロセスの特徴を効果的に活かすことができない。

【0012】本発明は上記問題点を鑑みて成されたものであり、低温プロセスの特徴を活かしたまま珪素を含む結晶性半導体膜中から触媒元素を除去または低減するための技術を提供することを課題とする。

【0013】

【課題を解決するための手段】上述の課題を解決するために、本発明は、1）珪素を含む非晶質半導体膜を触媒元素を利用して結晶化する工程、2）選択的に13族元素（具体的にボロン）および15族元素（具体的にはリン）をドーピングしてゲッターリング領域を形成する工程、3）加熱処理によって被ゲッターリング領域内の触媒元素をゲッターリング領域に移動させる工程とを主要な構成とする。以上の工程を経ることによって、13族元素および15族元素がドーピングされなかった領域の触媒元素をゲッターリング領域へ拡散させ、そこで捕獲（ゲッターリング）する。

【0014】本発明の基本的な目的は、珪素を含む非晶質半導体膜の結晶化に使用した触媒元素を結晶性半導体膜中から除去することであり、そのための手段として13族元素および15族元素を導入した領域をゲッターリングシンクとして利用する。

【0015】上記結晶化工程において、非晶質半導体膜に触媒元素を導入する方法として、プラズマドーピング法、蒸着法やスパッタリング法等の気相法、あるいは触媒元素を含有する溶液を塗布する方法が採用できる。溶液を用いる方法は触媒元素の導入量の制御が容易であ

り、極微量に添加することが容易に行える。

【0016】また、触媒元素としてはNi（ニッケル）、Co（コバルト）、Fe（鉄）、Pd（パラジウム）、Pt（白金）、Cu（銅）、Au（金）等の金属元素が代表的である。本発明者らの実験では、ニッケルが最も適した元素であることが判明している。

【0017】本発明において、ゲッターリング用の13族に属する不純物元素として、B、Al、Ga、In、Tlから選ばれた少なくとも一つの元素が用いられ、B（ボロン）が最適であった。また15族に属する不純物元素としては、N（窒素）、P（リン）、As（砒

素)、Sb (アンチモン)、Bi (ビスマス) が挙げられ、特に顕著な作用効果を示すのはリンであり、ついで砒素であることが判明している。

【0018】従来、単結晶シリコン基板中に拡散してしまった金属元素をゲッタリングするために、Pを拡散させたN型領域をゲッタリングシンクに用いることが知られている。これに対して、本発明では、結晶化のために意図的に添加した触媒元素をゲッタリングするために、

半導体材料にN型の導電性を付与する15族元素と共に、P型の導電性を付与する13族元素を導入した領域をゲッタリングシンクに用いる点に特徴を有する。

【0019】本発明のゲッタリング工程において、考慮すべき代表的なパラメータとして以下の6つが挙げられる。

- (a) ボロン、リンの導入工程におけるドーズ量
- (b) ボロン、リンの導入工程における加速電圧
- (c) ゲッタリング領域の形状、面積
- (d) 被ゲッタリング領域の形状、面積
- (e) ゲッタリングのための加熱処理における処理温度
- (f) ゲッタリングのための加熱処理における処理時間

【0020】本発明では上記パラメータが相互に関係して成り立っており、どれかパラメータを動かすと、他のパラメータの最適値もそれに伴って変化し得る。本発明者らが行った実験、およびそこから得られた知見について以下に述べる。

【0021】実験の概要は、(a) リン(15族元素)のみを導入したゲッタリング領域、(b) ボロン(13族元素)のみを導入したゲッタリング領域、(c) リンとボロンを導入したゲッタリング領域をそれぞれ形成し、これら領域のゲッタリング効果の差異を比較検討する

というものである。

【0022】本実験では、ゲッタリング領域の効果の差異を調べるために、ゲッタリング処理後の試料をFPM(HFとH₂O₂をモル比で0.5:0.5に混合した薬液)と呼ばれるエッチャントで処理した。FPM処理によって、被ゲッタリング領域に残存したニッケル(おそらくニッケルシリサイドとなっている)を選択的に除去することができる。そこでFPM処理によって発生する孔の数によって、ゲッタリング効果を評価した。この孔はFPM中に試料を室温で1時間浸漬することで生じる。即ち、この孔が発生する度合いが高いほど、高濃度にニッケルが残留していると言える。

【0023】本実験において、試料となる多結晶珪素膜を形成は次の通りであり、本実験の多結晶珪素膜は全てこの条件で作製した。膜厚55nmの非晶質珪素膜表面に、ニッケルを10ppm含有するニッケル酢酸塩溶液をスピンコーティング法により塗布した。そして550℃、4時間加熱し、さらにエキシマレーザを照射してアニールした。SIMSによる測定では、得られた多結晶珪素膜中のニッケル濃度は $1 \times 10^{19} \sim 2 \times 10^{19}$ atom

s/cm³ 程度である。

【0024】図10に本実験の被ゲッタリング領域10とゲッタリング領域20の関係を模式的に示す。次に、多結晶珪素膜上にマスクを形成し、イオンドーピング法によって、リン及び/又はボロンをマスクを介して選択的にドーピングし、ゲッタリング領域20を形成した。リン、ボロン双方ともドーピングされなかった領域を被ゲッタリング領域10と呼ぶ。また、リンのソースガスにはフォスフィンを用い、ボロンのソースガスにはジボランを用いた。

【0025】ゲッタリングのための加熱処理の条件は、窒素雰囲気、加熱温度600℃、加熱時間12時間とし、本実験では全てこの条件とした。そして、上述したFPM処理を施した。FPM処理後の試料の光学顕微鏡写真を図12～16に示す。

【0026】図12～16には、被ゲッタリング領域10の幅Lを100μmに固定し、ゲッタリング領域20の幅sを10μm、20μm、30μm、50μm、100μmとした場合の実験結果を示す。なお、FPMは真性の珪素膜に対してN型の珪素膜を選択的に除去可能なため、図13ではリンのみを導入したゲッタリング領域は除去されている。また、図11に、光学顕微鏡写真と、ゲッタリング領域を作製するためのドーピング条件との対応を表で示した。

【0027】図12はボロン(13族元素)のみを導入した場合の光学顕微鏡写真である。ボロンのドーピング条件は、加速電圧を10keVに設定し、ドーズ量は、ゲッタリング領域20内のボロンの濃度が 2.5×10^{15} atoms/cm²となるように設定した。

【0028】図13はリン(15族元素)のみを導入した場合の光学顕微鏡写真である。リンのドーピング条件は加速電圧を10keVに設定し、ドーズ量はゲッタリング領域20内のリンの濃度が 1.7×10^{15} atoms/cm²となるように、設定した。

【0029】図14はボロンとリン(13族元素及び15族元素)を導入した場合の光学顕微鏡写真である。ボロンのドーピング条件は図13と同じに設定し、他方リンのドーピング条件は図14の場合と同じに設定した。

【0030】図12～14の写真を比較検討すると、図12の写真からは、ゲッタリングのための加熱処理前後と孔の発生が変化しないため、ボロンのみを導入したゲッタリング領域にはゲッタリング効果が殆どない考えられる。

【0031】一方、図13の写真をみると、リンのみを導入したゲッタリング領域は、図12と比較すると明らかに、ゲッタリング機能を有するのが分かる。しかし、ゲッタリング領域の幅sが10μmや20μmのような微細な場合は、被ゲッタリング領域に孔が発生している。これを図14に示すボロンとリン双方を導入したゲッタリング領域と比較すると、図14ではゲッタ

リング領域の幅 s が $10\ \mu\text{m}$ や $20\ \mu\text{m}$ の場合でも、被ゲッターリング領域に孔が発生していない。なお、FPM 処理で孔の空かなかった試料中のニッケル濃度は SIMS の検出下限 (約 $5 \times 10^{17}\text{atoms/cm}^3$ 以下) にまで低減されていた。

【0032】本発明において、ゲッターリングは触媒元素の拡散現象である。本実験では、ニッケルの拡散距離は被ゲッターリング領域 10 の幅 L に依存する。単純化して、ニッケルの拡散は被ゲッターリング領域 10 の幅 L 方向の 1 次元のみと考えると、幅 L が $100\ \mu\text{m}$ であれば最大ニッケルを $50\ \mu\text{m}$ 拡散させればよい。図 13、図 14 では被ゲッターリング領域 10 の幅 L は $100\ \mu\text{m}$ と同じであり、ゲッターリングするためのニッケルの拡散距離は同じとみなすことができる。また、ゲッターリング領域が広いほどゲッターリング効果が高くなることが予測される。このことは、図 13 の写真も示している。

【0033】従って、図 13 と図 14 の写真を比較すると、ボロンとリンを導入したゲッターリング領域は、リンのみを導入したゲッターリング領域よりもより狭い面積で、より離れたニッケルをゲッターリングすることが可能であり、より高いゲッターリング効果を示している。特に図 14 (A) の写真は、被ゲッターリング領域 10 の幅 L が $100\ \mu\text{m}$ の場合、その両側に幅 s の $5\ \mu\text{m}$ のゲッターリング領域を形成すればよいことを示している。

【0034】よって、ボロンとリンを用いた場合、ゲッターリング領域の占有面積が小さくて済むので、被ゲッターリング領域を広くできる。また、ゲッターリング効果が高いため、ゲッターリング処理の時短化が図れるという効果を得ることができる。リンとボロンを導入したゲッターリング領域のほうがゲッターリング効果が高くなる理由の 1 つとして、リンのみが導入されたゲッターリング領域よりも、ボロンとリンが導入された領域の方がニッケルの固溶度が高くなっていると考えられる。

【0035】次に、リンのドーピング条件を固定し、ボロンのドーピング条件を変化させて、ボロンの導入量とゲッターリング効果の傾向を観察した。図 15、図 16 に FPM 処理後の試料の光学顕微鏡写真を示す。この実験では、リンのドーピング条件を図 13 と同じにし、加速電圧 $10\ \text{keV}$ 、ドーズ量は、ドーピングされるリンの濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ となる値に固定した。またボロンのドーピング時の加速電圧も $10\ \text{keV}$ に固定した。

【0036】図 15 はボロンの濃度がリンの濃度の略 $1/2$ となる、 $8.3 \times 10^{14}\text{atoms/cm}^2$ でドーピングされるようにドーズ量を設定した場合の光学顕微鏡写真である。図 16 はボロンの濃度がリンの濃度と同じ $1.7 \times 10^{15}\text{atoms/cm}^2$ となるように、ドーズ量を設定した場合の光学顕微鏡写真である。また、ボロンの濃度が $2.5 \times 10^{15}\text{atoms/cm}^2$ の場合は図 14 に対応し、ボロンの濃度がゼロ場合は図 13 に対応する。

【0037】図 15 の写真からは、ドーピングされるボロンの濃度がリンよりも低い場合は、リンのみを導入した場合 (図 13 参照) よりもゲッターリング効果が低下していることが分かる。

【0038】また、図 16 の写真からは、ドーピングされたボロンの濃度がリンと同じ、 $1.7 \times 10^{15}\text{atoms/cm}^2$ となるようにドーズ量を設定することで、 s が $10\ \mu\text{m}$ 、 $20\ \mu\text{m}$ の場合でも FPM 処理で殆ど孔が開かなくなり、リンのみを導入した場合 (図 13 参照) よりもゲッターリング効果が優れていることが分かる。

【0039】しかし、図 16 に示すように、ボロンの濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ では、 s が $10\ \mu\text{m}$ 、 $20\ \mu\text{m}$ 、 $30\ \mu\text{m}$ の場合では、被ゲッターリング領域 10 に若干の孔開きが見られる。

【0040】他方、ボロンの濃度が $2.5 \times 10^{15}\text{atoms/cm}^2$ と、リンよりも高濃度にボロンを添加すると、図 14 (A) に示すように、 $s = 10\ \mu\text{m}$ でも被ゲッターリング領域 10 には孔がなくなっている。

【0041】上記の実験ではリンの濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ となるように設定ドーズ量を固定した。次に、リンの濃度が上記の約 $1/2$ 程度の $8.3 \times 10^{14}\text{atoms/cm}^2$ となるように、ドーズ量を設定し、加速電圧は $10\ \text{keV}$ に固定した。また、ボロンのドーピング条件は加速電圧は $10\ \text{keV}$ に固定し、ドーズ量は、その濃度がゼロ、 $8.3 \times 10^{14}\text{atoms/cm}^2$ 、 $1.7 \times 10^{15}\text{atoms/cm}^2$ となるようにそれぞれ設定し、ゲッターリング効果を比較した。すると、リンの濃度が $8.3 \times 10^{14}\text{atoms/cm}^2$ の条件では、ボロンを添加すると、リンのみを添加した (ボロンのドーズ量がゼロ) 場合よりも、ゲッターリング効果が低下してしまった。

【0042】以上の結果をまとめると、リンとボロン双方をドーブしたゲッターリング領域を用いるには、被ゲッターリング領域 10 内のニッケルの濃度が $1 \times 10^{19} \sim 2 \times 10^{19}\text{atoms/cm}^3$ 程度の場合では、リンの濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ 以上となるようにドーズ量を設定する。ボロンのドーズ量は、その濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ 以上でドーブされるように設定する。より好ましくは、リンの濃度の約 1.5 倍程度の $2.5 \times 10^{15}\text{atoms/cm}^2$ よりも高い濃度でドーブする。

【0043】上述した実験のボロン、リンの濃度は設定したドーズ量から導かれる値だが、実際にゲッターリング領域にドーブされたボロン、リンの濃度を SIMS にて測定した。SIMS の測定結果では、ゲッターリング領域 20 内のリンとボロンの単位面積当たりの濃度は、加速電圧を $10\ \text{keV}$ とし、リンのドーズ量をその濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ となるように設定した場合と、ボロンのドーズ量をその濃度が $1.7 \times 10^{15}\text{atoms/cm}^2$ となるよう設定した場合とでは、ほぼ同程度であり、 $1.5 \times 10^{15} \sim 2.0 \times 10^{15}\text{atoms/cm}^2$ 程度であつた。

【0044】なお、このリン、ボロンの単位面積当たりの濃度は、SIMSによる濃度プロファイル（深さ（膜厚）に対する単位体積当たりの濃度 [atoms/cm³]）の面積に相当する値である。

【0045】よって、ニッケルの濃度が $1 \times 10^{19} \sim 2 \times 10^{19}$ atoms/cm³ 程度の被ゲッタリング領域 10 に FPM 処理で孔の発生がないようにするためには、ゲッタリング領域 20 内のリン、ボロンの単位面積当たりの濃度は 1.5×10^{15} atoms/cm² 以上とする。他方ボロンの単位面積当たりの濃度はリンの濃度と同じ、もしくはそれ以上（約 1 倍以上）とし、生産性の観点から 1～3 倍程度にすればよく、図 14 と図 16 に示す結果を比較検討すると、ボロンの単位面積当たりの濃度はリンの濃度の 1.5～3 倍程度になるようにする。即ち、実質的にゲッタリング領域が P 型の導電性を示すようにすればよい。

【0046】図 12～図 16 に示す実験結果から得られたリン、ボロンのドーズ量の条件は、多結晶珪素膜中のニッケルの濃度が $1 \times 10^{19} \sim 2 \times 10^{19}$ atoms/cm³ 程度の場合である。しかしニッケル濃度が異なる場合でも、ゲッタリング領域 20 において、ボロン濃度をリンの濃度の約 1 倍以上、より好ましくは 1.5～3 倍程度にすることで、リンのみをドーピングしたゲッタリング領域よりも高いゲッタリング効果を得ることができると予測される。また、ニッケルの濃度が上記の値よりも低ければ、ゲッタリング領域 20 のリンの濃度の下限が低濃度側にシフトすることが予測される。

【0047】ボロン、リンを導入する方法として、イオンドーピング法やプラズマドーピング法等の気相法のみでなく、ボロン及び／又はリンを含有する層を固相法や、溶液を用いた液相法にて形成する方法を用いることができる。

【0048】本実験の条件では、被ゲッタリング領域 10 の幅 L が $100 \mu\text{m}$ であれば、ゲッタリングできることが分かる。この被ゲッタリング領域 10 のパターンからは 1 辺が $100 \mu\text{m}$ 程度のサイズの半導体層を得ることができる。これは、実際のアクティブマトリクス型表示装置を構成する TFT の半導体層のサイズの一つであり、その中でも特に大きいサイズに相当する。従って、本実験結果から得られる知見は、実質的に、アクティブマトリクス型表示装置を構成する全ての TFT に適用できる。

【0049】また、短辺が $100 \mu\text{m}$ 以上となるようなサイズの活性層は、例えばドライバ回路を構成する TFT にしか使用されず、その場合、半導体層を複数に分割する等の工夫で容易に回避することができる。

【0050】上記の実験では、加熱温度を 600°C 、加熱時間を 12 時間としたが、ニッケル等の触媒元素の拡散距離は温度および時間にも依存し、高温であるほど、長時間であるほど拡散距離を稼げる。また、被ゲッタリ

ング領域 10 の幅 L が狭ければ、短時間の加熱処理で済む。

【0051】加熱温度の条件は理論的に、その下限はニッケル等の触媒元素が拡散できる温度で決定でき、その上限はゲッタリング領域に導入したリン、ボロンがゲッタリング領域 20 から被ゲッタリング領域に逆拡散しない温度で決定できる。よって加熱処理温度は $400^\circ\text{C} \sim 1050^\circ\text{C}$ の範囲であり、好ましくは $400 \sim 900^\circ\text{C}$ である。

10 【0052】例えば、ガラス基板を使用した場合の典型的な加熱温度は $550^\circ\text{C} \sim 650^\circ\text{C}$ であり、石英基板を使用した場合の典型的な加熱温度は $600^\circ\text{C} \sim 750^\circ\text{C}$ である。

【0053】他方、加熱時間は、加熱温度や触媒元素を拡散させる距離等の要素で決定されるが、製造工程のスループットを考慮すると、処理時間があまりにも長いことは好ましくない。そのため、本発明者らはスループットを考慮して、上限は 24 時間とし、加熱時間は 1 分～24 時間、より好ましくは 30 分～3 時間とする。

20 【0054】また加熱処理の雰囲気は不活性雰囲気、水素雰囲気、酸化性雰囲気またはハロゲン元素を含む酸化性雰囲気のいずれかで行えば良い。

【0055】また、リン、ボロンのドーピングは $5 \sim 30 \text{ keV}$ 程度の比較的低加速度で実施すると、ゲッタリングの効果が高くなる。これは設定ドーズ量を固定した場合では、上記のような低加速電圧のほうが、TFT の半導体層に使用される数 100 nm 程度の薄い半導体膜により高濃度にリン、ボロンに導入されると考えられるためである。

30 【0056】ゲッタリングの際にニッケル等の触媒元素をより長距離、より多量に拡散させるためには、高温、長時間の加熱の他に、非晶質半導体膜を加熱処理によって結晶化させた後、レーザ光、より好ましくはパルス発振型のレーザ光を照射すると良く、FPM 処理による孔の発生の低下が確認されている。この理由はレーザ光を照射することで、一種の非平衡状態となり触媒元素が拡散し易い状態となるためと考えられる。

40 【0057】またゲッタリングのための加熱処理を行う前に、レーザ光あるいはそれと同等な強光を照射するのも有効である。この理由は、加熱処理前にゲッタリング領域に導入された 13 族元素、15 族元素が活性化されているためと考えられる。

【0058】

【本発明の実施の形態】本実施の形態を図 1 を用いて説明する。まず、図 1 (A) に示すように、基板 101 上に珪素を含む非晶質半導体膜 103 を形成し、非晶質半導体膜 103 上に結晶化を助長する触媒元素を含む層 104 を形成し、非晶質半導体膜 103 内に触媒元素を導入する。

50 【0059】次に、図 1 (B) に示すように、加熱処理

により前記非晶質半導体膜 103 を結晶化させて、結晶性珪素膜 105 を形成し、しかる後、図 1 (C) に示すように、レーザー光を照射して結晶性を助長させて、結晶性半導体膜 106 を得る。

【0060】図 1 (D) に示すように、13 族に属する不純物元素および 15 族に属する不純物元素を結晶化された半導体膜 106 に選択的に導入して、ゲッタリング領域 108 を形成する。13 族に属する不純物元素および 15 族に属する不純物元素を結晶化された半導体膜 106 に選択的に導入する方法として、イオンドーピング法やプラズマドーピング法等の気相法や、13 族元素及び/又は 15 族元素を含有する層を固相法や、溶液を用いた液相法にて形成する方法を用いる。

【0061】次に、加熱処理によって、前記結晶化された半導体膜 106 において、不純物元素が導入されなかった領域 109 中の触媒元素を、ゲッタリング領域 108 にゲッタリングさせて、触媒元素の濃度が低減された結晶性半導体膜 110 を得る。この膜 110 をパターンニングして、図 1 (F) に示す半導体装置の半導体層 111 を得る。なお、加熱処理の前にエキシマレーザー等のレーザー光を照射してゲッタリング領域 108 中の不純物を活性化させてもよい。

【0062】

【実施例】 以下、図 1～9 を用いて、本発明の実施例を詳細に説明する。

【0063】【実施例 1】 本実施例を図 1～3 を用いて説明する。本実施例では触媒元素にニッケルを用いて結晶化した結晶性珪素膜（ポリシリコン膜）を形成し、P（リン）および B（ボロン）を利用して、結晶性珪素膜内のニッケルをゲッタリングする方法を説明する。なお、図 1 は基板断面図であり、図 2 (A)～(C) は図 1 (D)～(F) の正面図である。

【0064】まず、図 1 (A) に示すように、ガラス基板 101 上に下地膜 102 として、酸化珪素膜をプラズマ CVD 法により 200 nm の厚さに成膜する。次に、減圧熱 CVD 法またはプラズマ CVD 法により、厚さ 10～70 nm、より好ましくは 15～45 nm で非晶質珪素膜 103 を成膜する。本実施例では、減圧 CVD 法により 55 nm の厚さ非晶質珪素膜 103 を成膜した。なお、非晶質珪素膜 103 以外にも、珪素を含む非晶質半導体膜、例えば $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$) を用いることもできる。

【0065】次に、非晶質珪素膜 103 の結晶化を行う。まず、酸素雰囲気中において UV 光を照射することにより非晶質珪素膜 103 の表面に図示しない極薄い酸化膜を形成する。この酸化膜は後に塗布されるニッケルを含んだ溶液の濡れ性を向上させる機能を有する。

【0066】次にニッケルを含有する溶液を非晶質珪素膜 103 表面に塗布する。ニッケル含有量（重量換算）は 0.1～50 ppm、より好ましくは 1 ppm～30

ppm とすればよい。これは、非晶質珪素膜 103 中のニッケル濃度を $10^{15} \sim 10^{19} \text{ atoms/cm}^3$ のオーダーとするためである。 $10^{15} \text{ atoms/cm}^3$ 以下であるとニッケルの触媒作用を得られることができない。 $10^{19} \text{ atoms/cm}^3$ 程度の濃度であれば、ゲッタリングを実施しない場合でも動作可能な TFT を作製可能であり、ゲッタリング工程を効率良く行うためでもある。なお、上記のニッケルの濃度は SIMS による測定値の最大値で定義される。

10 【0067】本実施例では、ニッケルを 10 ppm 含有するニッケル酢酸塩溶液を塗布した。そして、スピナーにより基板 101 を回転して、余分なニッケル酢酸塩溶液を吹き飛ばして除去し、非晶質珪素膜 103 の表面に極薄いニッケル含有層 104 を形成する。

20 【0068】図 1 (A) に示す状態を得たら、窒素雰囲気中で温度 550℃、4 時間加熱して、非晶質珪素膜 103 を結晶化した。この結晶化工程により結晶性珪素膜 105 が得られる。この結晶成長はニッケルを添加した非晶質珪素膜 103 表面から下地膜 102 の方（縦方向）へ進行するため、本明細書では縦成長と呼ぶことにする（図 1 (B)）。

【0069】なお、この結晶化工程に従えば粒界を含む多結晶シリコン膜が形成されるが、異なる条件で微結晶状態のシリコン膜を形成することができる。

【0070】また、上記加熱処理は電熱炉において 500～700℃、より好ましくは 550～650℃ の温度で行うことができる。この時、加熱温度の上限は耐熱性を考慮して、使用するガラス基板 101 のガラス歪点より低くすることが必要である。ガラス歪点を超えるとガラス基板の反り、縮み等が顕在化してしまう。また、加熱時間は 1～12 時間程度とすればよい。この加熱処理はファーンেসアニール（電熱炉内での加熱処理）によって行われる。なお、レーザーアニールまたはランプアニール等の加熱手段を用いることも可能である。

【0071】次に、得られた結晶性珪素膜 105 に対してレーザー光の照射を行い、結晶性の改善された結晶性珪素膜 106 を得る。本実施例では、パルス発振型の KrF エキシマレーザー（波長 248 nm）を用いる（図 1 (C)）。

40 【0072】パルス発振型のレーザーとして、短波長（紫外線領域）の XeCl エキシマレーザーや、長波長の YAG レーザー等を用いる。本実施例で用いたエキシマレーザーは紫外光を発振するので、被照射領域において瞬間的に熔融固化が繰り返される。そのため、エキシマレーザー光を照射することにより、一種の非平衡状態が形成され、ニッケルが非常に動きやすい状態となる。

50 【0073】また、図 1 (B) に示す結晶化工程で得られる結晶性珪素膜 105 は非晶質成分が不規則に残存する。しかし、レーザー光の照射によってそのような非晶質成分を完全に結晶化することができるので、結晶性珪

素膜 106 の結晶性は大幅に改善されている。

【0074】なお、このレーザー照射工程を省略することは可能であるが、レーザー照射することによって、結晶性の改善の他に、後のゲッタリング工程の効率を向上させるという効果が得られる。レーザー照射後では、結晶性珪素膜 106 中の残留ニッケル濃度の SIMS の最高値は、 $1 \times 10^{19} \sim 2 \times 10^{19} \text{ atoms/cm}^3$ 程度である。

【0075】レーザー光の照射が終了後、結晶性珪素膜 106 の表面の酸化膜を一旦除去し、再び薄い酸化膜（図示せず）を形成する。この酸化膜は酸素雰囲気中で UV 光を照射することで得られる。そして、その上にレジストマスク 107 を形成する。前述の酸化膜はレジストマスク 107 の密着性を高める効果がある。

【0076】次に、イオンドーピング法またはイオン注入法によって、P（リン）元素、B（ボロン）元素を結晶性珪素膜 106 にドーピングする。本実施例ではイオンドーピング法を用いる。ソースガスはフォスフィンを用いる。加速電圧は $5 \sim 30 \text{ keV}$ に設定する。ドーピングされる P の濃度が $1.7 \times 10^{15} \text{ atoms/cm}^2$ 以上になるように設定する。

【0077】他方、B のドーピング条件は、ソースガスにジボランを用い、加速電圧を $5 \sim 30 \text{ keV}$ に設定する。ドーピングされる B の濃度が $1.7 \times 10^{15} \text{ atoms/cm}^2$ 以上、より好ましくは $2.5 \times 10^{15} \sim 5 \times 10^{15} \text{ atoms/cm}^2$ になるように設定する。

【0078】本実施例では、まず P をドーピングし、次に B をドーピングした。P のドーピング条件は加速電圧を 10 keV 、ドーピング量は、P の濃度が $1.7 \times 10^{15} \text{ atoms/cm}^2$ となるよう設定した。他方 B のドーピング条件は加速電圧 10 keV 、ドーピング量は、B の濃度が $1.5 \times 10^{15} \text{ atoms/cm}^2$ になるように設定した。

【0079】P、B のドーピングによって、レジストマスク 107 に覆われていない領域 108（以下、ゲッタリング領域 108 と呼ぶ）は P、B を高濃度に含有した領域となる。また、これらの領域はドーピングされるイオンの衝撃によって非晶質化される。他方、領域 109（以下、被ゲッタリング領域 109 と呼ぶ）は、レジストマスク 107 によって保護されるため、P、B はドーピングされない。従って、結晶性が保たれる（図 1（D）、図 2（A））。

【0080】なお、P および B のドーピング工程の最適条件は、結晶性珪素膜 106 の膜厚（初期の非晶質珪素膜 103 の膜厚）にも依存し、また後に行うゲッタリングのための加熱処理の条件によっても変化する。更に、ゲッタリング領域 108 や被ゲッタリング領域 109 のサイズを考慮して、ドーピング条件を設定する必要がある。

【0081】P、B のドーピング工程が終了したら、レジストマスク 107 を専用の剥離液によって除去した。

後、ゲッタリングのための加熱処理を行い、被ゲッタリング領域 109 の内部に残存するニッケルをゲッタリング領域 108 に移動させる。本実施例では窒素雰囲気中、 600°C 、12 時間の加熱処理を行った。こうしてニッケル濃度が低減された被ゲッタリング領域 110 を得る（図 1（E）、図 2（B））。

【0082】この加熱処理工程によって、被ゲッタリング領域 109 の内部のニッケルはゲッタリング領域 108 へ（矢印の方向へ）と吸い出される。このようなニッケルの移動は、前述のレーザー照射によりニッケルが移動し易くなっていること、さらにゲッタリング領域 108 が非晶質化していることにより助長されると考えられる。

【0083】そして、パターニングによってゲッタリング領域 108 を除去することで、TFT の半導体層となる島状領域 111 が得られる。この島状領域 111 は十分にニッケル濃度が低減されているため、リーク電流を抑制することができる。以下、ゲート絶縁膜の作製工程等を含む公知の方法で TFT を完成すればよい（図 1（F）、図 2（C））。

【0084】なお被ゲッタリング領域 110 がゲッタリング領域 108 と隣接する周辺部はニッケル濃度が高い可能性があるため、島状領域 111 に含まれないようにパターニング時に一緒に除去することが望ましい。

【0085】以下、図 1、図 2 に示した工程で得られた島状領域 111 を用いて、N チャネル型 TFT と P チャネル型 TFT とを相補的に組み合わせた CMOS 回路を作製する工程を図 3 を用いて説明する。

【0086】図 3（A）において、111N は N チャネル型 TFT の半導体層であり、111P は P チャネル型 TFT の半導体層である。半導体層 111N、111P は図 1（F）、図 2（C）の島状領域 111 に相当する。これら半導体層 111N、111P 上にプラズマ CVD 法または減圧熱 CVD 法により酸化珪素膜 112 を 150 nm の厚さに成膜する（図 3（A））。

【0087】次に、アルミニウムを主成分とする金属膜を成膜し、パターニングによって後のゲート電極の原型パターンを形成する。次いで、本発明者らによる特開平 7-135318 号公報記載の陽極酸化技術を利用する。同公報記載の技術を利用することで、先ず前記のゲート電極の原型パターンの側面に多孔質状の陽極酸化膜 113、114 が形成され、つぎに、それらゲート電極の原型パターンの周囲に緻密な陽極酸化膜 115、116 が形成される。そして、陽極酸化されずに残存したゲート電極の原型パターンがゲート電極 117、118 として画定する。

【0088】次に、ゲート電極 117、118、多孔質状の陽極酸化膜 113、114 をマスクとして酸化珪素膜 112 をエッチングし、ゲート絶縁膜 119、120 を形成する。そしてその後、多孔質状の陽極酸化膜 11

3、114を除去する。こうしてゲイト絶縁膜119、120がゲイト電極117、118の端部から露出した状態となる(図3(B))。

【0089】次に、N型を付与する不純物イオンをイオンプランテーション法またはイオンドーピング法を用いて2回に分けて添加する。本実施例では、Pイオンをイオンドーピング法によって添加した。まず1回目の不純物添加を高加速電圧で行い、 n^- 領域を形成する。

【0090】この時、加速電圧が高いので不純物イオンは露出した活性層111N、111Pだけでなく、露出したゲイト絶縁膜119、120の端部の下にも添加される。この n^- 領域がLDD領域(不純物濃度は $1 \times 10^{18} \sim 1 \times 10^{19} \text{ atoms/cm}^3$ 程度)として機能するように、ドーズ量を設定する。

【0091】さらに、2回目の不純物添加を低加速電圧で行い、 n^+ 領域を形成する。この時は加速電圧が低いのでゲイト絶縁膜119、120がマスクとして機能する。また、この n^+ 領域は後のソース/ドレイン領域となるのでシート抵抗が 500Ω 以下(好ましくは 300Ω 以下)となるように、ドーズ量を設定する。

【0092】以上の工程を経て、Nチャネル型TFTのソース領域121、ドレイン領域122、低濃度不純物領域123、チャネル形成領域124が形成される。なお、この状態ではPチャネル型TFTの活性層111PもNチャネル型TFTの活性層と同じ状態となっている(図3(C))。

【0093】次に、Nチャネル型TFTを覆ってレジストマスク125を設け、イオン注入法、あるいはイオンドーピング法によって、P型を付与する不純物を添加する。本実施例では、Bをイオンドーピング法によって添加した。この工程も前述のN型を付与する不純物添加工程と同様に2回に分けて行う。このようにして、Pチャネル型TFTのソース領域127、ドレイン領域128、低濃度不純物領域129、チャネル形成領域130が形成される(図3(D))。

【0094】ただし、この場合には不純物領域の導電型をN型からP型へ反転される必要があるので、前述のNチャネル型TFTの工程よりも2~3倍程度の不純物イオンを添加しなくてはならない。

【0095】以上のドーピング工程終了後、ファーンesaニール、レーザーアニールまたはランプアニールにより不純物イオンの活性化およびイオン添加時の損傷の回復を図る。

【0096】次に、層間絶縁膜131を 500 nm の厚さに形成する。層間絶縁膜131としては酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、有機性樹脂膜のいずれか或いはそれらの積層膜を用いることができる。

【0097】そして、コンタクトホールを形成してソース配線132、134ドレイン配線133を形成して、図3(E)に示す状態を得る。最後に水素雰囲気中で熱

処理を行い、全体を水素化してCMOS回路が完成する。

【0098】本実施例で示すCMOS回路はインバータ回路とも呼ばれ、半導体回路を構成する基本回路である。このようなインバータ回路を組み合わせたりすることでNAND回路、NOR回路のような基本論理回路を構成したり、さらに複雑なロジック回路をも構成することができる。

【0099】[実施例2] 実施例1では、縦成長によって非晶質珪素膜を結晶化させたが、本実施例では、実施例1と異なる方法で非晶質半導体膜の結晶化を行う例を示す。本実施例でも触媒元素はニッケルを用いる。以下、図4を用いて本実施例を説明する。

【0100】まず、図4(A)において、ガラス基板201上に膜厚 200 nm の下地膜202、膜厚 50 nm の非晶質珪素膜203を形成する。また、その上に厚さ 70 nm の酸化珪素膜でなるマスク絶縁膜204を形成し、触媒元素(本実施例もニッケルとする)を選択的に添加するための開口部204aを設ける。

【0101】この状態で酸素雰囲気中においてUV光を照射し、非晶質珪素膜203の露出表面に濡れ性改善のための極薄い酸化膜(図示せず)を形成する。次にニッケルを 10 ppm (重量換算)で含有したニッケル酢酸塩溶液をスピコート法により塗布し、非晶質珪素膜203の表面に極薄いニッケル含有層205を形成する(図4(A))。

【0102】図4(A)に示す状態を得たら、窒素雰囲気中で 600°C 、8時間の加熱処理を行い、非晶質珪素膜203を結晶化する。非晶質珪素膜203の結晶化は、矢印で示すようにニッケルを添加した領域206から膜面と平行な方向(横方向)に進行する。本明細書では、このような結晶成長を横成長と呼ぶことにする(図4(B))。

【0103】この結晶化工程に従うと、針状または柱状の結晶の集合体でなる多結晶シリコン膜(ポリシリコン膜)が形成される。本発明者らはこのように結晶化した領域を横成長領域と呼ぶ。

【0104】また、この時、結晶化後の膜は、1)ニッケルの添加領域206(結晶性珪素膜)、2)横成長領域207(結晶性珪素膜)、3)横成長が及ばなかった領域208(非晶質珪素膜)の3つの領域に分類される。最終的に必要とするのは横成長領域207のみであるので、以下の説明において他の領域の説明は略す。

【0105】次に、得られた結晶化後の珪素膜に対してレーザー光の照射を行う。これにより横成長領域207は大幅に結晶性が改善された結晶性珪素膜209となる。本実施例ではKrFエキシマレーザーを用いる。このレーザ照射工程は、結晶性の改善のみでなく、ニッケルをゲッタリングし易い状態にするという作用がある(図4(C))。

【0106】レーザー光の照射が終了したら、レジストマスク210を形成して、P、Bのドーピング工程を行う。なお、ドーピング条件は実施例1に従って実施者が適宜決定すれば良い。また、後のゲッタリングのための加熱処理の条件を考慮して決定することが好ましい。

【0107】本実施例では、先ずPをドーピングし、次にBをドーピングした。Pのドーピング条件は加速電圧10keVとし、ドーズ量は、Pの濃度が 1.7×10^{15} atoms/cm²となるよう設定した。他方Bのドーピング条件は加速電圧10keVとし、ドーズ量は、Bの濃度が 2.5×10^{15} atoms/cm²とした。このドーピング工程によりゲッタリング領域211および被ゲッタリング領域212が画定される(図4(D))。

【0108】ドーピング工程が終了したら、レジストマスク210を専用の剥離液によって除去する。そして、600℃、12時間の加熱処理を行い、被ゲッタリング領域212の内部に残存するニッケルを、ゲッタリング領域211の方へ(矢印の方向に)移動させる。こうしてニッケル濃度の低減された被ゲッタリング領域213が得られる(図4(E))。

【0109】そして、パターニングによって、ゲッタリング領域211を除去することで十分にニッケル濃度が低減された島状領域214を得る。この島状領域214をTFTの半導体層に用いて、ゲイト絶縁膜の作製工程等を含む公知の方法でTFTを完成すればよい。

【0110】図4(F)のパターニング工程において、島状領域214にはゲッタリング領域211と隣接する周辺部が含まれないよう、パターニングすることが好ましい(図4(F))。

【0111】図4(B)に示す結晶化工程の後に得られる横成長領域207は、実施例1の縦成長された領域(図1の105、109で示す領域)よりもニッケルの濃度が低いという特徴がある。よって横成長プロセスを用いることで、ゲッタリング処理の処理温度を低くしたり、処理時間の時短化等、プロセス的なマージンが増すという効果を得ることができる。

【0112】[実施例3] 実施例1、2では、実際のTFTの半導体層よりも被ゲッタリング領域の面積を広くし、パターニングのマージンを持たせるようにした。このため、TFTの素子を構成する半導体層の集積度が小さくなるおそれがある。本実施例ではこのような問題を解消するための方法を説明する。

【0113】本実施例では、少なくともチャネル形成領域は被ゲッタリング領域のみで形成し、ソース領域、ドレイン領域にはゲッタリング領域(P、Bがドーピングされる領域)が含まれるようにして、半導体層の集積度を上げるようにしたものである。以下、図5、図6を用いて本実施例を説明する。

【0114】ガラス基板301上に、厚さ200nmの酸化珪素膜でなる下地膜302を形成する。そして、非

晶質珪素膜を55nmの厚さに成膜する。実施例1で説明した縦成長方法、あるいは実施例2で説明した横成長方法によって、非晶質珪素膜を結晶化し、さらに、エキシマレーザー光を照射して結晶性を助長させる。以上により、下地膜302上に結晶性珪素膜303が形成される(図5(A))。

【0115】図6(A)は図5(A)の正面図に相当し、結晶性珪素膜303上の点線で示すパターン300は、TFTの半導体層となる領域を示す。またパターン300中の領域300cはチャネル形成領域となる部分であり、そのサイズを8μm×8μmとする。

【0116】次に、図6(B)に示すように、結晶性珪素膜303上にレジストマスク304を形成する。レジストマスク304は半導体層のチャネル形成領域をなす部分300cを少なくとも覆うように形成される。このときチャネル形成領域の端面(特に、ソース/ドレイン領域と接合しない面)に被ゲッタリング領域とゲッタリング領域との界面が含まれると、TFTとして動作しなくなるおそれがある。そのため、本実施例では帯状のマスク304を形成し、またその幅を10μmとして部分300cに対して1μmのマージンをとる。

【0117】次に、P、Bのドーピング工程を行う。先ず、加速電圧を10keVに、ドーズ量は、Pの濃度が 1.7×10^{15} atoms/cm²となるように設定し、Pをドーピングする。次に、加速電圧10keVに、ドーズ量は、Bの濃度が 2.5×10^{15} atoms/cm²となるように設定し、Bをドーピングする。このドーピング工程によりゲッタリング領域305、被ゲッタリング領域306が画定される(図5(B)、図6(C))。

【0118】ドーピング工程が終了後、レジストマスク304を専用の剥離液によって除去する。そして、600℃、8時間の加熱処理を行い、被ゲッタリング領域306の内部に残存するニッケルを、ゲッタリング領域305の方に(矢印の方向に)移動させる。こうしてニッケル濃度の低減された被ゲッタリング領域307が得られる(図5(C)、図6(D))。

【0119】パターン300に従ってパターニングにして、島状領域308を得る。島状領域308は、ゲッタリング領域305とニッケル濃度の低減された被ゲッタリング領域307とでなる。以上の工程を経て得られた島状領域308を用いて、例えば図3を用いて実施例1で説明したプロセスを用いて、TFTを作製すればよい。(図5(D)、図6(D))。

【0120】ゲッタリング領域305はP型の導電性を有するので、ゲッタリング領域305でP型のソース領域、ドレイン領域を構成することができる。よって、P型の導電性を付与するためのドーピング工程を省略することができる。

【0121】また島状領域308のチャネル形成領域308cは、実質的に真性でかつニッケル濃度が低減され

た被ゲッタリング領域 307 で構成されているため、しきい値の突発的な変動をなくすることができる。他方ソース領域、ドレイン領域となる部分にニッケルや導電性を付与する不純物を含有していても、TFT の電気特性に大きな弊害をもたらすことがない。

【0122】本実施例では、ソース領域、ドレイン領域がチャネル形成領域 308c に対して 1 μ m オフセットした構造となっている。このオフセット量はレジストマスク 304 の形状で適宜に決定できる。例えば、レジストマスク 304 の幅をより広くして、ゲッタリング領域 305 をソース領域、ドレイン領域に部分的に残すことができる。

【0123】実施例 1、2 では島状領域をパターニングする際、全てのゲッタリング領域 305 と、一部の被ゲッタリング領域 306 を除去していたが、本実施例では、本実施例の島状領域 308 の一部にゲッタリング領域 305 を残すので、パターニングで除去する部分が縮小される。よって、島状領域 308 をより集積化して形成することが可能になる。また、ニッケルの拡散距離が短くなり、ゲッタリング領域 305 の面積が相対的に拡大されるため、ゲッタリングの加熱処理が時短化される。

【0124】また、レジストマスク 304 が小さくなるため、ドーピングに使用されるチャンバーの汚染を抑制することができ、クリーニングに要する手間や時間が節約され、スループットの向上を図れる。

【0125】〔実施例 4〕 P、B がドーピングされたゲッタリング領域がゲッタリング作用を有するには、P よりも B の濃度が濃度が高くなっており、よって N 型の導電性を示す。また、図 13 に示すように、P のみをドーピングした N 型領域もゲッタリング領域として機能することが可能である。

【0126】この点に着目し、本実施例では、N 型、P 型ゲッタリング領域を TFT のソース領域、ドレイン領域に用いて、CMOS 型の TFT を作製する。以下、図 7 に従って本実施例の作製工程を説明する。

【0127】まず、ガラス基板 401 上に厚さ 200 nm の酸化珪素膜でなる下地膜 402 を形成する。そして、非晶質珪素膜を 55 nm の厚さに成膜する。実施例 1 で説明した縦成長方法、あるいは実施例 2 で説明した横成長方法によって、非晶質珪素膜を結晶化し、さらにエキシマレーザ光を照射して結晶性を助長させる。以上により、下地膜 402 上に結晶性珪素膜 403 を形成する (図 7 (A))。

【0128】結晶性珪素膜 403 をパターニングして、N チャネル型 TFT の半導体層となる島状領域 404N と、P チャネル型 TFT の半導体層となる島状領域 404P を形成し、これら島状領域 404N、404P 上にプラズマ CVD 法または減圧熱 CVD 法により酸化珪素膜 405 を 150 nm の厚さに成膜する。

【0129】次に、導電膜を成膜し、パターニングし

てゲイト電極 406、407 を形成する。ゲイト電極 406、407 を構成する導電膜としては、後に実施されるゲッタリングのための加熱温度である 550~650℃程度の温度に耐え得る材料が好ましい。例えば Ta (タンタル)、Mo (モリブデン)、Ti (チタン)、W (タングステン)、クロム (Cr) 等の高融点金属、これら金属材料とシリコンとの化合物であるシリサイド、N 型又は P 型の導電性を有するポリシリコン等の材料が挙げられる。本実施例ではクロムを用いる (図 7 (B))。

【0130】これらゲイト電極 406、407 をマスクにして、酸化珪素膜 405 をパターニングして、ゲイト絶縁膜 408、409 を形成する。酸化珪素膜 405 をパターニングしたのは、次のドーピング工程において、加速電圧が 10~30 keV 程度と比較的低いので、酸化珪素膜 405 がマスクとして機能して、島状領域 404N、404P に不純物が十分に添加されないおそれがあるからである (図 7 (C))。

【0131】次に、N 型を付与する不純物イオンをイオン注入法またはイオンドーピング法を用いて添加する。本実施例では、イオンドーピング法にて P をドーピングする。ドーピング条件は、加速電圧を 10 keV に設定し、ドーピング量は、P の濃度が 1.7×10^{15} atoms/cm² となるように設定する。

【0132】ゲイト電極 406、407 がマスクとして機能し、島状領域 404N、404P には N 型不純物領域 410~413 と、実質的に真性領域 414、415 が形成される。島状領域 404N において、N 型不純物領域 410、411 は真性領域 414 に対するゲッタリング領域となると共に、N チャネル型 TFT のソース領域、ドレイン領域として機能する。また真性領域 414 はチャネル形成領域として機能する (図 7 (D))。

【0133】次に、島状領域 404N を覆ってレジストマスク 416 を設け、P 型を付与する不純物イオンの添加を行う。本実施例では B を添加する。ドーピング条件は、加速電圧を 10 keV に設定し、ドーピング量は、B の濃度が 2.5×10^{15} atoms/cm² となるように設定した。

【0134】この結果、N 型の不純物領域 412、413 の導電性が反転し、P 型の不純物領域 417、418 が形成される。他方、領域 415 の導電性は実質的に真性のまま保持される。P 型の不純物領域 417、418 は真性領域 415 に対するゲッタリング領域として機能し、また P チャネル型 TFT のソース領域、ドレイン領域として機能する。真性領域 415 は P チャネル型 TFT のチャネル形成領域となる (図 7 (E))。

【0135】次に、専用の剥離液によってレジストマスク 416 を除去した後、600℃、12 時間の加熱処理を行う。この結果、真性領域 414 のニッケルは N 型の不純物領域 410、411 にゲッタリングされ、真性

な領域 415 中のニッケルも P 型不純物領域 417、418 にゲッタリングされるため、ニッケルの濃度が低減されたチャネル形成領域 419、420 がそれぞれ形成される。また、このゲッタリングのための加熱処理によって、不純物領域 410、411、417、418 に添加された不純物が活性化される (図 7 (E))。

【0136】次に、層間絶縁膜 421 を 500 nm の厚さに形成する。層間絶縁膜 421 としては酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、有機性樹脂膜のいずれか、或いはそれらの積層膜を用いることができる。

【0137】そして、コンタクトホールを形成してソース配線 422、423、ドレイン配線 424 を形成して図 7 (F) に示す状態を得る。最後に、水素雰囲気中で熱処理を行い全体を水素化して CMOS 回路が完成する。

【0138】本実施例では、ゲッタリング領域を形成するためのドーピング工程と、ソース、ドレイン領域を形成するためのドーピング工程を一括したため、スループットの向上が図れる。

【0139】〔実施例 5〕 本実施例は、実施例 4 と同様にゲッタリング領域を形成するためのドーピング工程と、ソース領域、ドレイン領域を形成するためのドーピング工程を一括した例であり、オフセット構造を有する TFT の作製工程の例を示す。

【0140】まず、ガラス基板 501 上に厚さ 200 nm の酸化珪素膜でなる下地膜 502 を形成する。下地膜 502 上に非晶質珪素膜を 55 nm の厚さに成膜する。実施例 1 で説明した縦成長方法、あるいは実施例 2 で説明した横成長方法によって、非晶質珪素膜を結晶化し、さらに、エキシマレーザ光を照射して結晶性を助長させる。以上により、下地膜 502 上に結晶性珪素膜 503 を形成する (図 8 (A))。

【0141】結晶性珪素膜 503 をパターンニングして、N チャネル型 TFT の半導体層となる島状領域 504N と、P チャネル型 TFT の活性層となる島状領域 504P を形成し、これら島状領域 504N、504P 上にプラズマ CVD 法または減圧熱 CVD 法により酸化珪素膜 505 を 150 nm の厚さに成膜する。

【0142】次に、導電膜を成膜し、パターンニングしてゲイト電極 506、507 を形成する。ゲイト電極 506、507 を構成する導電膜としては、後に実施されるゲッタリングのための加熱温度、550～650℃程度の温度に耐え得る材料が好ましい。例えば、Ta (タンタル)、Mo (モリブデン)、Ti (チタン)、W (タングステン)、クロム (Cr) 等の高融点金属、これら金属材料とシリコンとの化合物であるシリサイド、あるいは、N 型又は P 型の導電性を有するポリシリコン等の材料が挙げられる。本実施例ではクロムを用いる (図 8 (B))。

【0143】次にレジストマスク 508 を形成し、これ

をマスクにして、酸化珪素膜 505 をパターンニングして、ゲイト絶縁膜 509、510 を形成する。酸化珪素膜 505 をパターンニングしたのは、次のドーピング工程において、加速電圧が 10～30 keV 程度と比較的低いので、酸化珪素膜 504 がマスクとして機能するため、島状領域 504N、504P に不純物が十分に添加されないおそれがあるからである。また酸化珪素膜のマスク機能を利用してオフセット領域を形成するために、ゲイト絶縁膜 508、509 をゲイト電極 506、507 の端部から 1 μm 程度突出させる (図 8 (C))。

【0144】次に、N 型を付与する P イオンをイオンドーピング法にてドーピングする。加速電圧は 10 keV に設定しドーズ量は、その濃度が $1.7 \times 10^{15} \text{ atoms/cm}^2$ になるように設定する。

【0145】この際、ゲイト電極 506、507、ゲイト絶縁膜 509、510 がマスクとして機能し、この結果、島状領域 504N、504P には、N 型不純物領域 511～514 と、実質的に真性な領域 515、516 が形成される。N 型不純物領域 511、512 は真性な領域 515 に対するゲッタリング領域となり、また N チャネル型 TFT のソース領域、ドレイン領域として機能する。また真性な領域 515 はチャネル形成領域、オフセット領域を構成する (図 8 (D))。

【0146】次に、島状領域 504N を覆ってレジストマスク 517 を設け、P 型を付与する不純物イオンの添加を行う。本実施例ではイオンドーピング法にて B をドーピングする。加速電圧は 10 keV に設定し、ドーズ量は、その濃度が $2.5 \times 10^{15} \text{ atoms/cm}^2$ になるように設定する。

【0147】この結果、N 型の不純物領域 513、514 の導電型が反転し、P 型の不純物領域 518、519 が形成される。他方領域 516 の導電型は実質的に真性のまま保持される。P 型の不純物領域 518、519 は真性な領域 516 に対するゲッタリング領域として機能すると共に、P チャネル型 TFT のソース領域、ドレイン領域として機能する。真性な領域 516 は P チャネル型 TFT のチャネル形成領域、オフセット領域を構成する (図 8 (E))。

【0148】次に、専用の剥離液によってレジストマスク 517 を除去した後、600℃、12 時間加熱処理する。この結果、真性な領域 515 のニッケルは N 型の不純物領域 511、512 にゲッタリングされ、真性な領域 516 中のニッケルは P 型不純物領域 518、519 にゲッタリングされる。

【0149】この結果、島状領域 504N には、ニッケル濃度が低減されたチャネル形成領域 520 とオフセット領域 521 が形成され、島状領域 504P にはニッケル濃度が低減されたチャネル形成領域 522 とオフセット領域 523 が形成される。また、このゲッタリングのための加熱処理によって、不純物領域 511、512、

518、519に添加された不純物が活性化される(図8(F))。

【0150】次に、層間絶縁膜524を500nmの厚さに形成する。層間絶縁膜524としては酸化珪素膜、窒化珪素膜、酸化窒化珪素膜、有機性樹脂膜のいずれか、或いはそれらの積層膜を用いることができる。

【0151】そして、コンタクトホールを形成してソース配線525、526、ドレイン配線527を形成して図8(G)に示す状態を得る。最後に、水素雰囲気中で熱処理を行い全体を水素化してCMOS回路が完成する。

【0152】本実施例では、ゲッタリング領域を形成するためのドーピング工程と、ソース、ドレイン領域を形成するためのドーピング工程を一括したため、スループットの向上が図れる。

【0153】なお、実施例4、5ではゲッタリング工程の前に、ゲイト電極を形成したが、ゲッタリング工程後に形成しても良い。この場合は、ゲイト電極の材料がゲッタリングのための熱処理温度に耐え得る材料に限定する必要がなくなる。例えば低融点であるが低抵抗なアルミニウムを使用することができる。この場合はドーピング工程の際に、ゲイト電極に替わるマスクをフォトリソスト等で形成する必要がある。

【0154】【実施例6】 上述した実施例ではトップゲイト型のTFETを作製する場合について説明したが、本実施例ではボトムゲイト型TFETの典型例である逆スタガ型TFETを作製する例を示す。図9を用いて本実施例を説明する。

【0155】図15(A)において、601はガラス基板、602は下地膜、603は導電性材料でなるゲイト電極、604はゲイト絶縁膜、605は厚さ55nmの非晶質珪素膜、606は実施例1と同様の手段で形成したニッケル含有層である(図9(A))。

【0156】なお、後にファーンズアニールによって500~650℃の温度でゲッタリング工程が行われるので、その温度に耐え得る材料をゲイト電極603として使用する必要があり、例えば、タンタル、モリブデン、クロム、チタン等の高融点金属や、これら高融点金属のシリサイドや、不純物が添加された多結晶シリコンや微結晶シリコン等が使用できる。

【0157】次に、550℃、4時間の加熱処理した後、エキシマレーザを照射して、結晶性珪素膜607を形成する。本実施例では、結晶化方法に縦成長法を用いたが、実施例2に示した横成長法を用いてもよい(図9(B))。

【0158】次に、レジストマスク608を設けてニッケルをゲッタリングするための元素、PとBを添加する。Pのドーピング条件は、加速電圧を10keVに設定し、ドーズ量は、Pの濃度が $1.7 \times 10^{15} \text{atoms/cm}^2$ となるように設定する。Bのドーピング条件は、加速電

圧を10keVに設定し、ドーズ量は、Bの濃度が $2.5 \times 10^{15} \text{atoms/cm}^2$ となるよう設定する。この工程よりゲッタリング領域609および被ゲッタリング領域610が画定される(図9(C))。

【0159】次に、600℃、12時間の加熱処理を行う。被ゲッタリング領域610内のニッケルはゲッタリング領域609に拡散し、ニッケル濃度の低減された結晶性珪素膜(被ゲッタリング領域)611が得られる(図9(D))。

10 【0160】次に、ゲッタリング工程によって得られたニッケル濃度の低減された結晶性珪素膜611をパターニングして半導体層612を形成する。そして、半導体層612上に窒化珪素膜をパターニングして形成されるチャネルストッパ(またはエッチングトップと呼ばれる)613を設ける(図9(E))。

【0161】このチャネルストッパ613をマスクにして、N型又はP型の導電性を付与する不純物を添加し活性化して、ソース領域614、ドレイン領域615を形成する。さらに、ソース配線616、ドレイン配線617を形成する。そして、最後に全体の水素化を行って図9(F)に示す逆スタガ型TFETが完成する。

20 【0162】なお、実施例3で説明したように、図9(C)において、レジストマスク304を少なくともチャネル形成領域を覆うように形成してもよい。この場合、N型のソース領域、ドレイン領域を作製する場合は、を添加するようにして、ゲッタリング領域形成用のB、Pのドーピングと、ソース領域、ドレイン領域形成用のドーピングを同時に行なうことができる。

【0163】

30 【発明の効果】本発明を用いることで、結晶化を助長する触媒元素を利用して得た結晶性半導体膜中から触媒元素を効率的に除去または低減することができる。また、本発明のゲッタリング処理はガラスの耐熱温度(歪点)以下の温度で行うことが可能であり、従来の低温プロセスを使用することができる。

【0164】また、本発明を用いて得られた結晶性半導体膜は触媒元素の効果により結晶性が非常に優れ、かつ、ゲッタリング処理によりその触媒元素が十分に低い濃度にまで低減されている。そのため、半導体装置の活性層として利用した場合、優れた電気特性と高い信頼性とを備えた半導体装置を得ることができる。特に、TFETのオフ電流の突発的な増加をなくすことが可能になった。

40 【0165】また、本発明では、15族の元素の他に、13族の元素をゲッタリング領域に導入することによって、15族元素のみがドーピングされたゲッタリング領域よりも狭い面積で、より広い領域中の触媒元素をゲッタリングすることが可能になった。そのため、触媒元素が低減された領域をより集積化して形成することが可能である。

【図面の簡単な説明】

【図 1】 実施例 1 のゲッタリング工程の説明図であり、基板断面図である。

【図 2】 実施例 1 のゲッタリング工程の説明図であり、基板正面図である。

【図 3】 実施例 1 の T F T の作製工程の説明図である。

【図 4】 実施例 2 のゲッタリング工程の説明図であり、基板断面図である。

【図 5】 実施例 3 のゲッタリング工程の説明図であり、基板断面図である。

【図 6】 実施例 3 のゲッタリング工程の説明図であり、基板正面図である。

【図 7】 実施例 4 の T F T の作製工程の説明図である。

【図 8】 実施例 5 の T F T の作製工程の説明図である。

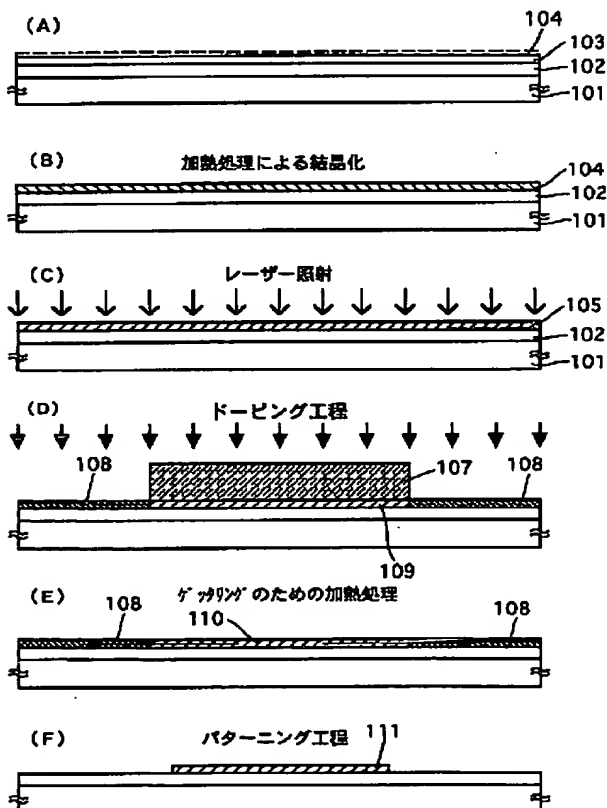
【図 9】 実施例 6 の T F T の作製工程の説明図である。

【図 10】 試料の模式図である。

【図 11】 図 12～図 16 に示す試料のドーピング条件を示す図である。

【図 12】 F P M 処理を施した試料の光学顕微鏡写真である。

【図 1】



【図 13】 F P M 処理を施した試料の光学顕微鏡写真である。

【図 14】 F P M 処理を施した試料の光学顕微鏡写真である。

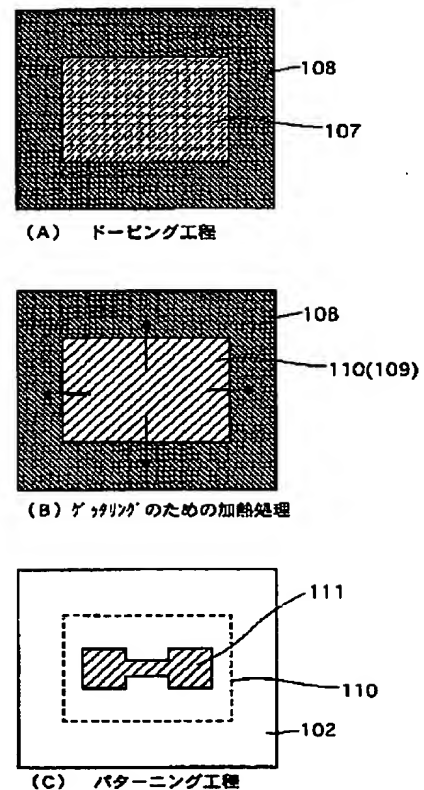
【図 15】 F P M 処理を施した試料の光学顕微鏡写真である。

【図 16】 F P M 処理を施した試料の光学顕微鏡写真である。

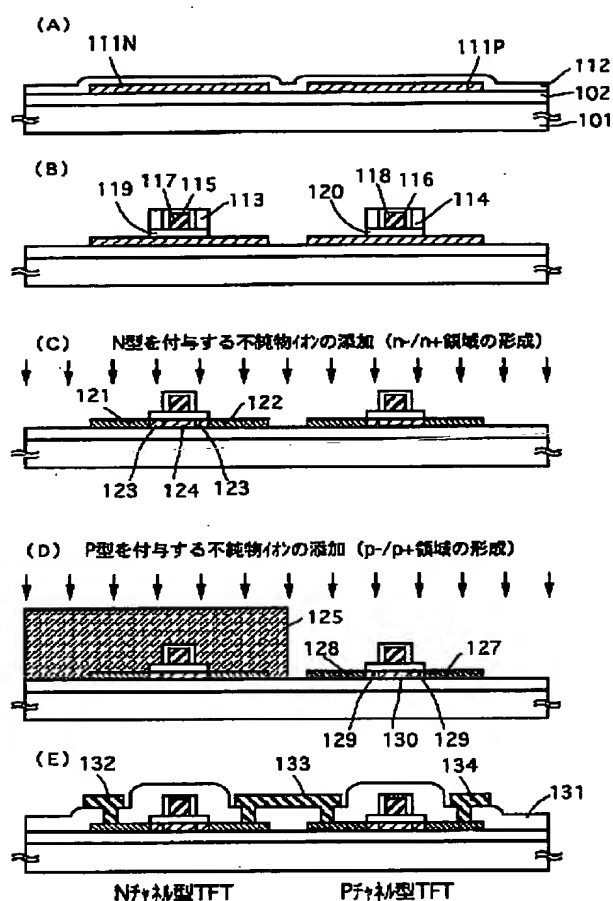
【符号の説明】

- 101、201、301 ガラス基板
 102、202、302 下地膜
 103、203 非晶質珪素膜
 104、205 ニッケル含有層
 105 結晶性珪素膜
 106、209 結晶性が助長された結晶性珪素膜
 107、210 レジストマスク
 108、211 ゲッタリング領域
 109、212 被ゲッタリング領域
 110、213 ニッケル濃度が低減された領域
 111、214 島状領域
 204 酸化珪素膜でなるマスク
 206 ニッケルの添加領域
 207 横成長領域
 208 横成長が及ばなかった領域

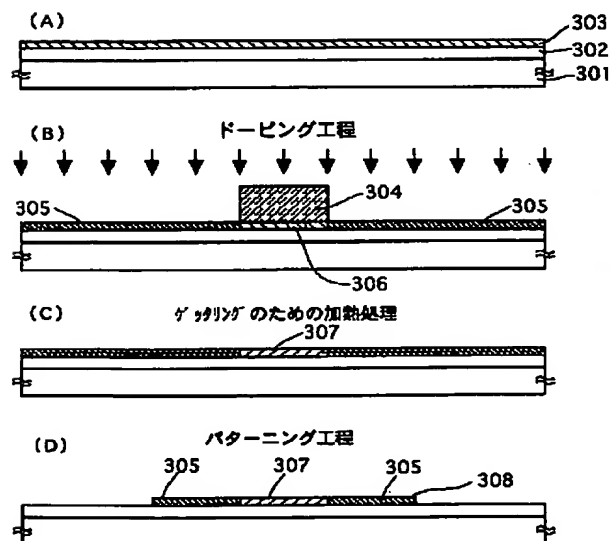
【図 2】



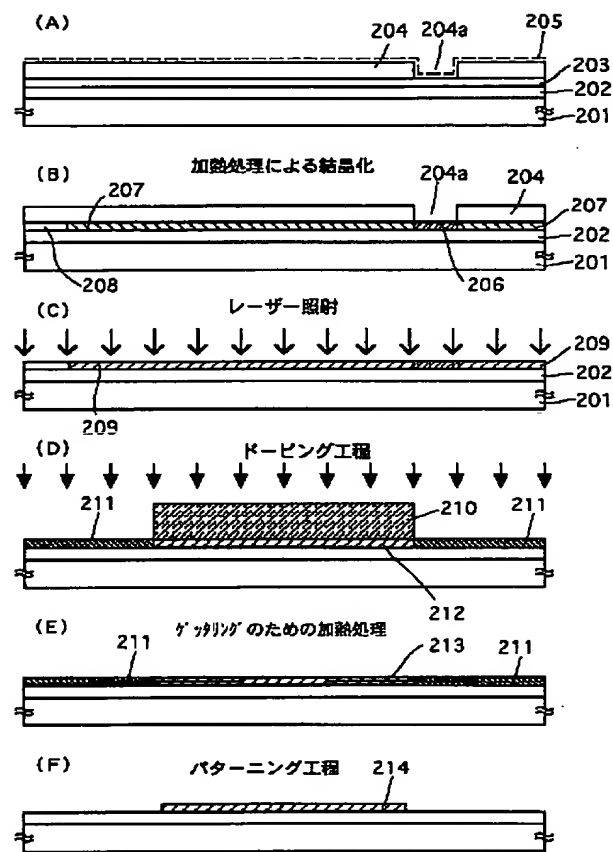
【図 3】



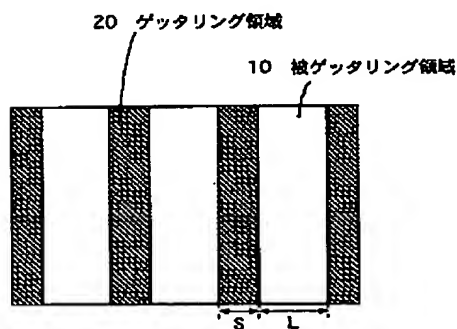
【図 5】



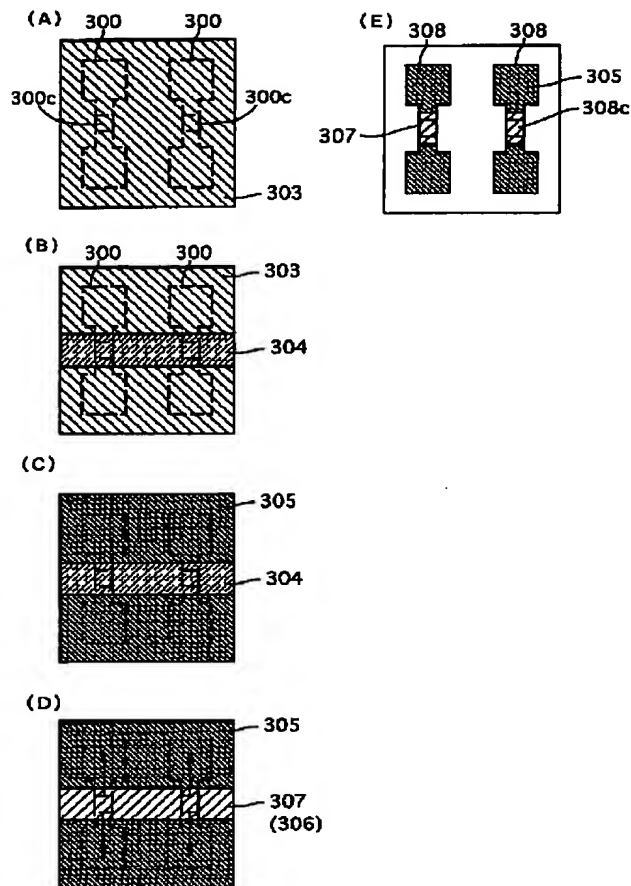
【図 4】



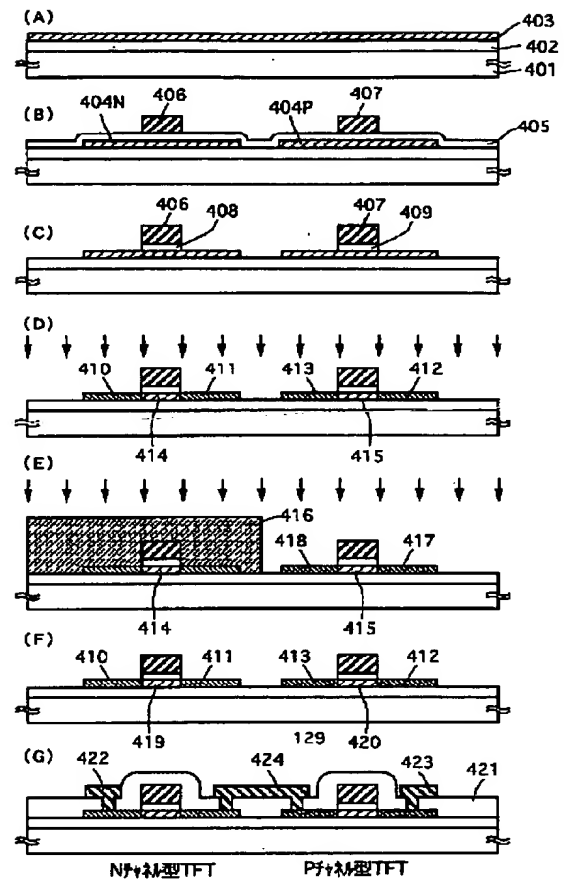
【図 10】



【図 6】



【図 7】

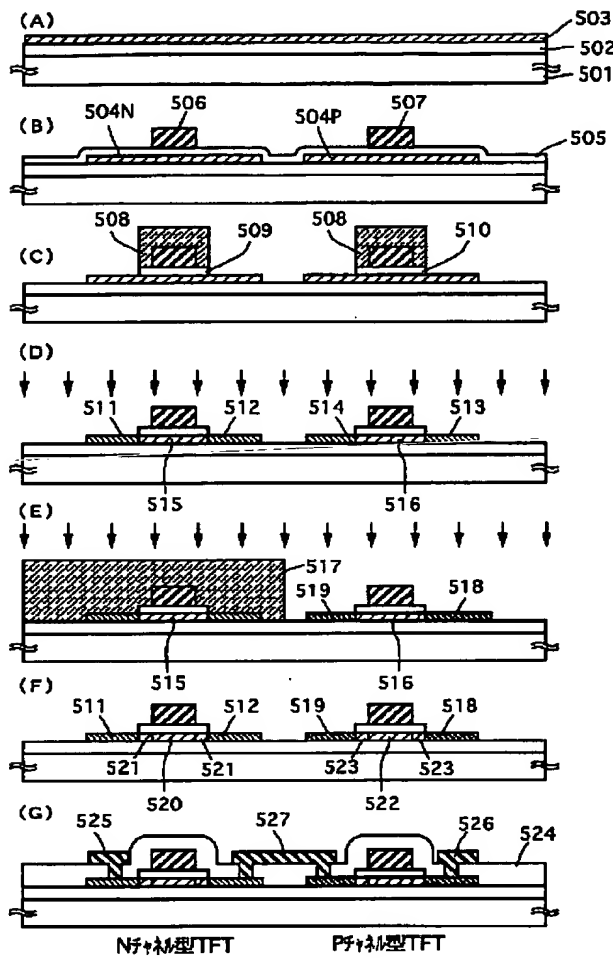


【図 1 1】

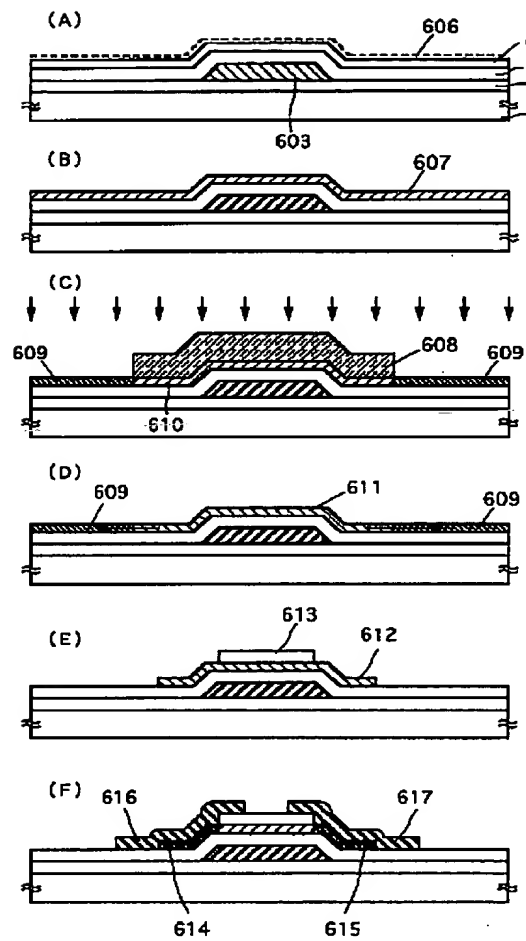
図面	Pの濃度 [atoms/cm ²]	Bの濃度 [atoms/cm ²]
図 1 2	0	2.5×10^{15}
図 1 3	1.7×10^{15}	0
図 1 4	1.7×10^{15}	2.5×10^{15}
図 1 5	1.7×10^{15}	8.3×10^{14}
図 1 6	1.7×10^{15}	1.7×10^{15}

表. 顕微鏡観察写真とドーズ量の条件の対応
(P、Bとも加速電圧は10keV)

【図 8】

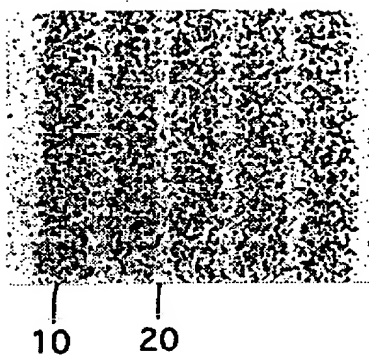
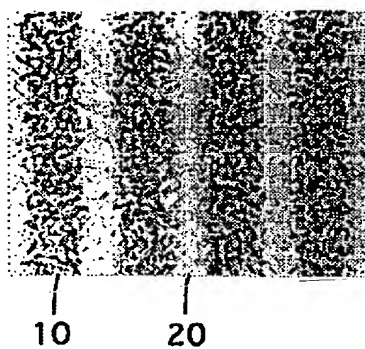
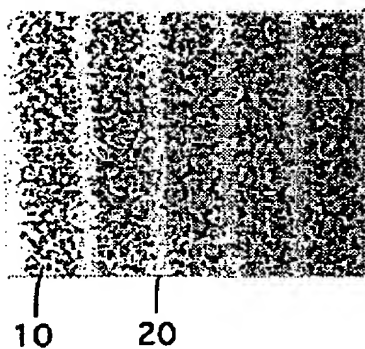
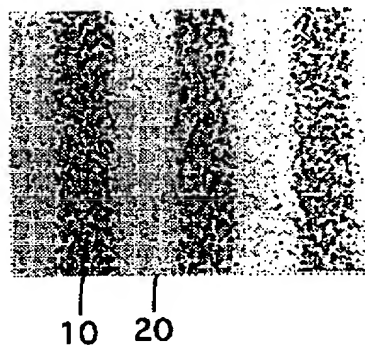
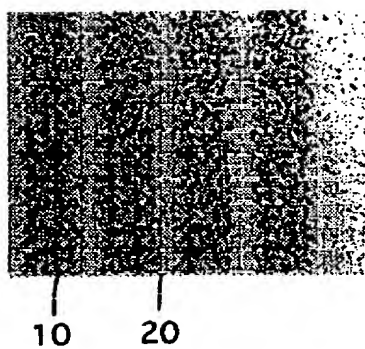


【図 9】



【図 12】

図面代用写真

(A) $s = 10 \mu\text{m}$ (D) $s = 50 \mu\text{m}$ (B) $s = 20 \mu\text{m}$ (E) $s = 100 \mu\text{m}$ (C) $s = 30 \mu\text{m}$ 

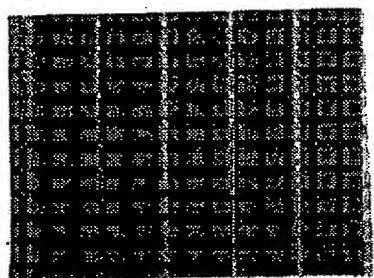
ドーピング条件

P ドーピングなし

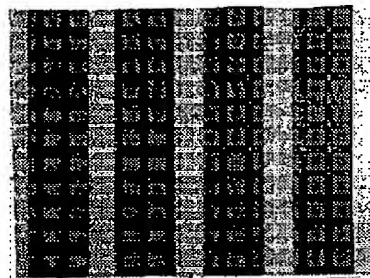
B (10 keV , $2.5 \times 10^{15} \text{ atoms/cm}^2$)

【図 1 3】

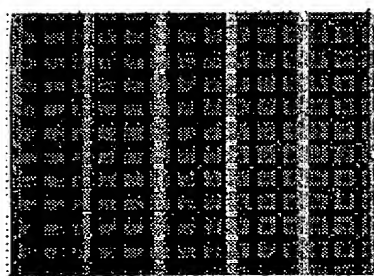
図面代用写真

(A) $s = 10 \mu\text{m}$ 

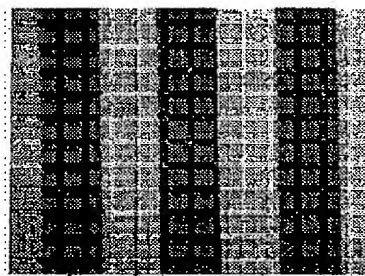
10 20

(D) $s = 50 \mu\text{m}$ 

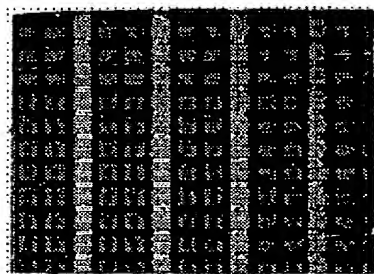
10 20

(B) $s = 20 \mu\text{m}$ 

10 20

(E) $s = 100 \mu\text{m}$ 

10 20

(C) $s = 30 \mu\text{m}$ 

10 20

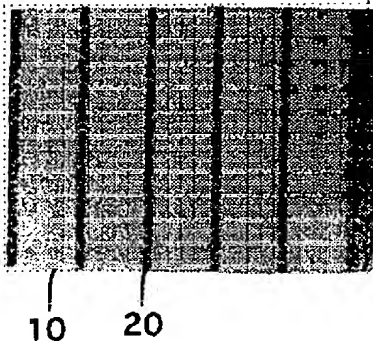
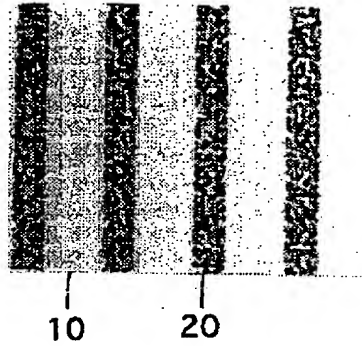
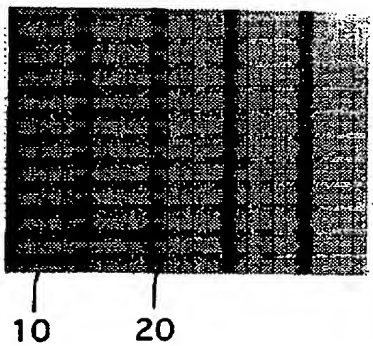
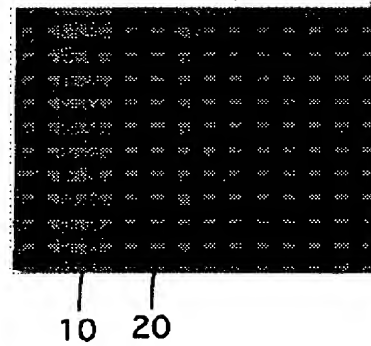
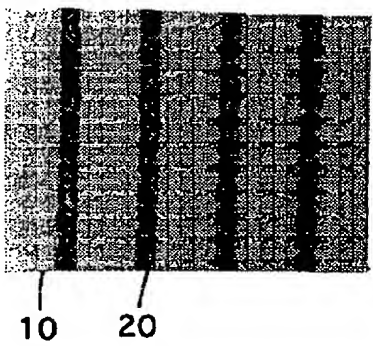
ドーピング条件

P (1.0 keV , $1.7 \times 10^{15} \text{ atoms/cm}^2$)

B ドーピング なし

【図 1 4】

図面代用写真

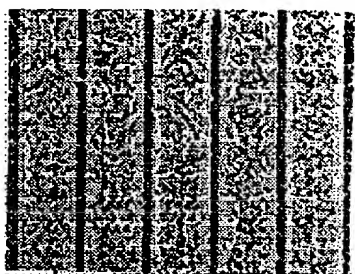
(A) $s = 10 \mu\text{m}$ (D) $s = 50 \mu\text{m}$ (B) $s = 20 \mu\text{m}$ (E) $s = 100 \mu\text{m}$ (C) $s = 30 \mu\text{m}$ 

ドーピング条件

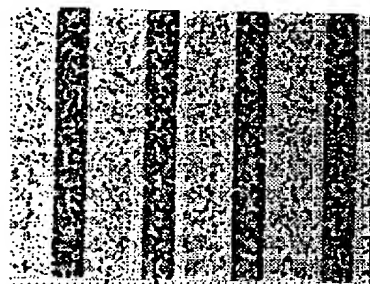
P (10 keV , $1.7 \times 10^{15} \text{ atoms/cm}^2$)B (10 keV , $2.5 \times 10^{15} \text{ atoms/cm}^2$)

【図 1 5】

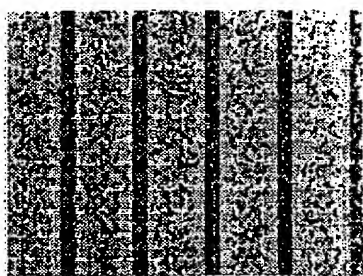
図面代用写真

(A) $s = 10 \mu\text{m}$ 

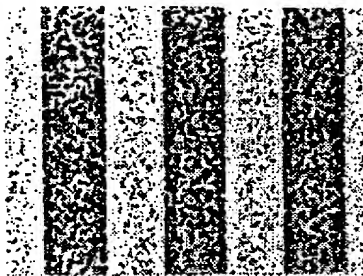
10 20

(D) $s = 50 \mu\text{m}$ 

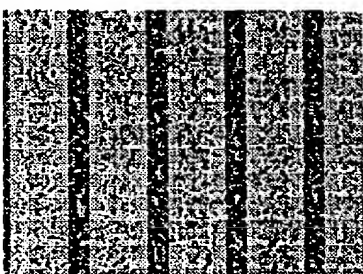
10 20

(B) $s = 20 \mu\text{m}$ 

10 20

(E) $s = 100 \mu\text{m}$ 

10 20

(C) $s = 30 \mu\text{m}$ 

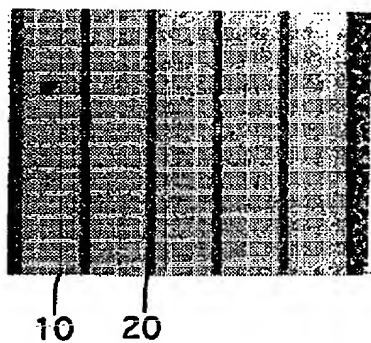
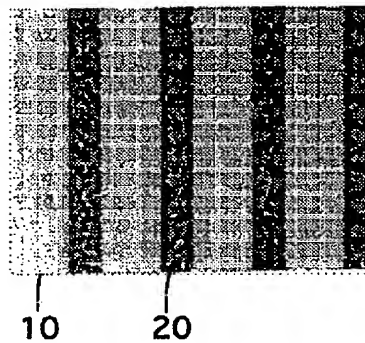
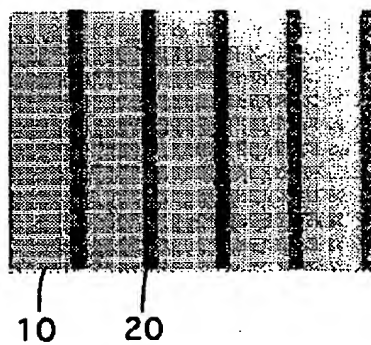
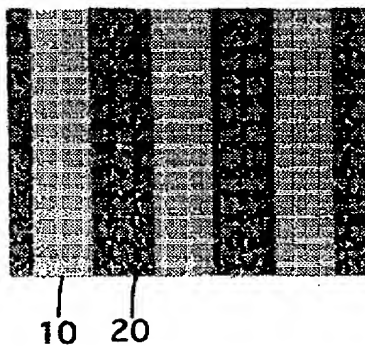
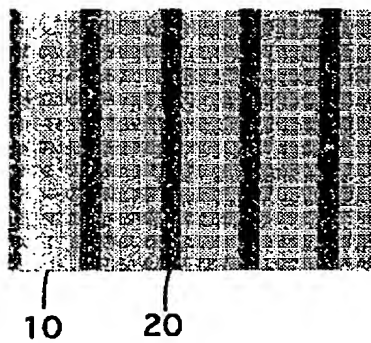
10 20

ドーピング条件

P (10 keV , $1.7 \times 10^{15} \text{ atoms/cm}^2$)B (10 keV , $8.3 \times 10^{14} \text{ atoms/cm}^2$)

【図16】

図面代用写真

(A) $s = 10 \mu\text{m}$ (D) $s = 50 \mu\text{m}$ (B) $s = 20 \mu\text{m}$ (E) $s = 100 \mu\text{m}$ (C) $s = 30 \mu\text{m}$ 

ドーピング条件

P (10 keV , $1.7 \times 10^{15} \text{ atoms/cm}^2$)B (10 keV , $1.7 \times 10^{15} \text{ atoms/cm}^2$)